

## PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2004-194240

(43)Date of publication of application : 08.07.2004

(51)Int.Cl.

H03H 7/46  
H03H 7/075

(21)Application number : 2002-362895

(71)Applicant : MURATA MFG CO LTD

(22)Date of filing : 13.12.2002

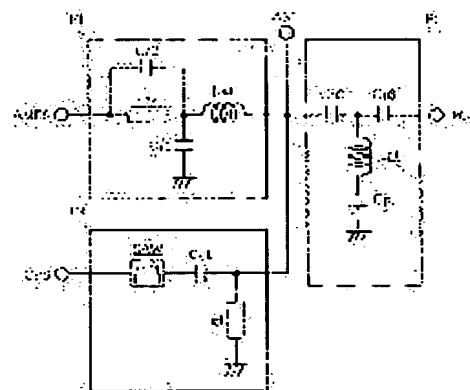
(72)Inventor : OCHII NORIHIRO  
SHIBUYA MASAYUKI  
NAKAJIMA NORIO

## (54) THREE DEMULTIPLEXER/MULTIPLEXER

## (57)Abstract:

**PROBLEM TO BE SOLVED:** To construct a small and inexpensive three demultiplexer/multiplexer with a low insertion loss by avoiding increase in the insertion loss, the scale and the cost caused by making a high frequency switch to be a multistage type and a two demultiplexer/multiplexer to be a multistage type.

**SOLUTION:** In this three demultiplexer/multiplexer, a lowpass filter wherein a first frequency band is made to be a passband and second/third frequency bands are made to be an attenuation band is defined as a first filter F1, a second filter F2 wherein a second frequency band is made to be a passband and first and third frequency bands are made to be an attenuation band is defined as a bandpass filter provided with a SAW filter, and a highpass filter wherein a third frequency band is made to be a passband and first/second frequency bands are made to be an attenuation band is defined as a third filter F3. Ones of input-output ports of the first, second and third filters F1, F2 and F3 are bound together as a common port.



(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2004-194240

(P2004-194240A)

(43) 公開日 平成16年7月8日(2004. 7. 8)

(51) Int.Cl.<sup>7</sup>H03H 7/46  
H03H 7/075

F1

H03H 7/46  
H03H 7/075A  
Z

テーマコード(参考)

5J024

審査請求 未請求 請求項の数 9 O L (全 12 頁)

(21) 出願番号 特願2002-362895(P2002-362895)  
(22) 出願日 平成14年12月13日(2002.12.13)(71) 出願人 000006231  
株式会社村田製作所  
京都府長岡京市天神二丁目26番10号  
(74) 代理人 100084548  
弁理士 小森 久夫  
(72) 発明者 落井 紀宏  
京都府長岡京市天神二丁目26番10号  
株式会社村田製作所内  
(72) 発明者 渋谷 晶之  
京都府長岡京市天神二丁目26番10号  
株式会社村田製作所内  
(72) 発明者 中島 規巨  
京都府長岡京市天神二丁目26番10号  
株式会社村田製作所内

最終頁に続く

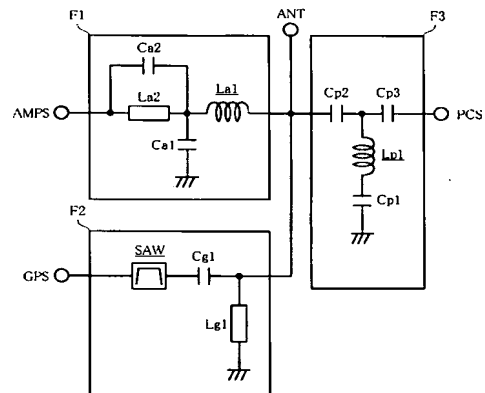
(54) 【発明の名称】 3分波・合波器

(57) 【要約】

【課題】高周波スイッチを多段にしたり、2分波・合波器を多段にしたりすることによる挿入損失の増大・大型・高コスト化を回避して、低挿入損失で小型低コストな3分波・合波器を構成する。

【解決手段】第1の周波数帯を通過帯域、第2・第3の周波数帯を減衰帯域とするとするローパスフィルタを第1のフィルタF1とし、第2の周波数帯を通過帯域、第1・第3の周波数帯を減衰帯域とする第2のフィルタF2を、SAWフィルタを備えたバンドパスフィルタとし、第3の周波数帯を通過帯域、第1・第2の周波数帯を減衰帯域とするハイパスフィルタを第3のフィルタF3とする。この第1・第2・第3のフィルタF1、F2、F3の入出力ポートの片方を共通ポートして束ねる。

【選択図】 図2



## 【特許請求の範囲】

## 【請求項 1】

周波数の低い方から順に第 1・第 2・第 3 の 3 つの周波数帯について信号を分波・合波する分波・合波器において、

第 1 の周波数帯を通過帯域、第 2・第 3 の周波数帯を減衰帯域とする第 1 のフィルタと、第 2 の周波数帯を通過帯域、第 1・第 3 の周波数帯を減衰帯域とする第 2 のフィルタと、第 3 の周波数帯を通過帯域、第 1・第 2 の周波数帯を減衰帯域とする第 3 のフィルタとを備え、第 1・第 2・第 3 のフィルタの入出力ポートの片方を共通ポートとして束ね、第 1 のフィルタをローパスフィルタ、第 2 のフィルタをバンドパスフィルタ、第 3 のフィルタをハイパスフィルタでそれぞれ構成したことを特徴とする 3 分波・合波器。

10

## 【請求項 2】

第 1・第 3 のフィルタを構成する素子のうち少なくとも 1 つを、各層がセラミックからなる多層基板上に実装し、残る素子を該多層基板内に構成し、第 2 のフィルタの主要部を SAW フィルタで構成するとともに、該 SAW フィルタを前記多層基板上に実装したことを特徴とする請求項 1 に記載の 3 分波・合波器。

## 【請求項 3】

第 1・第 3 のフィルタを構成する素子の全てを、各層がセラミックからなる多層基板内に構成し、第 2 のフィルタの主要部を SAW フィルタで構成するとともに、該 SAW フィルタを前記多層基板上に実装したことを特徴とする請求項 1 に記載の 3 分波・合波器。

## 【請求項 4】

第 2 の周波数帯は受信専用のシステムで用いられる周波数帯である請求項 2 または 3 に記載の 3 分波・合波器。

20

## 【請求項 5】

第 1 のフィルタの前記共通ポート側に直列のインダクタを設けた請求項 1～4 のいずれかに記載の 3 分波・合波器。

## 【請求項 6】

前記ハイパスフィルタおよび前記ローパスフィルタはそれぞれ減衰極を備え、前記ハイパスフィルタの通過帯域を 1900 MHz 帯とし、前記バンドパスフィルタの通過帯域を 1500 MHz 帯とし、前記ローパスフィルタの通過帯域を 800 MHz 帯とし、且つ前記ハイパスフィルタの減衰極周波数を前記バンドパスフィルタの通過帯域に接近する周波数とし、前記ローパスフィルタの減衰極周波数を前記バンドパスフィルタの通過帯域と前記ハイパスフィルタの通過帯域との間の周波数としたことを特徴とする、請求項 1～5 のいずれかに記載の 3 分波・合波器。

30

## 【請求項 7】

前記多層基板が略直方体形状を成し、前記多層基板の実装面の各辺に信号入出力端子を配置するとともに、隣接する信号入出力端子の間にグランド端子を配置したことを特徴とする請求項 2～6 のいずれかに記載の 3 分波・合波器。

## 【請求項 8】

前記多層基板内の素子を前記 SAW フィルタの入出力端子接続用ランドの直下の層を避けて設けたことを特徴とする請求項 2～7 のいずれかに記載の 3 分波・合波器。

40

## 【請求項 9】

前記多層基板内にコイルを構成するとともに、該コイルを構成した層に接する上層の前記コイルに近接する位置を避けて前記コイル以外の素子を設けたことを特徴とする請求項 2～8 のいずれかに記載の 3 分波・合波器。

## 【発明の詳細な説明】

## 【0001】

## 【発明の属する技術分野】

この発明は、3 つの周波数帯の信号を分波または合波するための 3 分波・合波器に関するもので、特に、一体化された部品としての形態を成す 3 分波・合波器に関するものである。

50

## 【 0 0 0 2 】

## 【 従来 の 技 術 】

携帯電話などの移動体通信機器の分野において、例えば、A M P S 信号、G P S 信号、P C S 信号などの周波数帯の異なった 3 つの信号が 1 つの機器で扱われる場合がある。

## 【 0 0 0 3 】

このような 3 つの周波数帯の信号を 1 つの通信機器で扱う場合、これら 3 つの周波数帯の信号を分波または合波する分波・合波器を用いれば、この分波・合波器より後段または前段の回路を共通にすることができ、これによって通信機器の小型化およびコストダウンを図ることができる。

## 【 0 0 0 4 】

従来、2 つの周波数帯の信号を分波・合波するためにダイプレクサが用いられている。これをさらに 3 つの周波数帯の信号を扱うようにするために、特許文献 1 に開示されているように、複数段に設けたスイッチを設けて、信号を切り替える方法があった。その構成例をブロック図として図 7 に示す。図 7 は、D C S、P C S、G S M のトリプルバンド携帯電話機のフロントエンド部のブロック図である。図 7 において、1 はアンテナ、2 はダイプレクサである。ダイプレクサ 2 は、送信の際に D C S、P C S、または G S M の送信信号を結合し、受信の際には D C S、P C S または G S M に受信信号を分配する。3、4、5 はそれぞれ高周波スイッチであり、第 1 の高周波スイッチ 3 は D C S および P C S の送信部側と D C S および P C S の受信部側とを切り替え、第 2 の高周波スイッチ 4 は D C S の受信部 R x d 側と P C S の受信部 R x p 側とを切り替え、第 3 の高周波スイッチ 5 は G S M の送信部 T x g 側と受信部 R x g 側とを切り替える。第 1 のフィルタ 6 は D C S、P C S の送受信信号を通過させ、第 2 のフィルタ 7 は G S M の送受信信号を通過させる。

## 【 0 0 0 5 】

また、高周波スイッチを用いない 3 分波・合波器として、図 8 の (A)、(B) に示すような構成が考えられる。図 8 において、1 1、1 2 は分波・合波器、1 3、1 5 はローパスフィルタ、1 4、1 6 はハイパスフィルタである。(A) に示す例では、第 1 の周波数帯を通過帯域とし第 2・第 3 の周波数帯を減衰域とするローパスフィルタ 1 3 と、第 2・第 3 の周波数帯を通過帯域とし第 1 の周波数帯を減衰帯域とするハイパスフィルタ 1 4 とによって第 1 の分波・合波器 1 1 を構成している。また、第 2 の周波数帯を通過帯域、第 3 の周波数帯を減衰帯域とするローパスフィルタ 1 5 と、第 3 の周波数帯を通過帯域とし第 2 の周波数帯を減衰帯域とするハイパスフィルタ 1 6 とによって第 2 の分波・合成器 1 2 を構成している。

## 【 0 0 0 6 】

図 8 の (B) に示す例では、第 1・第 2 の周波数帯を通過帯域とし第 3 の周波数帯を減衰域とするローパスフィルタ 1 3 と、第 3 の周波数帯を通過帯域とし第 1・第 2 の周波数帯を減衰帯域とするハイパスフィルタ 1 4 とによって第 1 の分波・合波器 1 1 を構成している。また、第 1 の周波数帯を通過帯域、第 2 の周波数帯を減衰帯域とするローパスフィルタ 1 5 と、第 2 の周波数帯を通過帯域とし第 1 の周波数帯を減衰帯域とするハイパスフィルタ 1 6 とによって第 2 の分波・合成器 1 2 を構成している。

## 【 0 0 0 7 】

## 【 特 許 文 献 1 】

特開 2 0 0 0 - 1 6 5 2 8 8 公 報

## 【 0 0 0 8 】

## 【 発 明 が 解 決 し よ う と す る 課 題 】

ところが、図 7 に示した構成の 3 分波・合波器では、送受信信号をダイプレクサ 2 と 2 つの高周波スイッチ 3、4 を通さなければならないので、高周波スイッチが 1 段だけ設けられている場合に比べて挿入損失が大きくなってしまふ。また、高周波スイッチを構成するためのダイオードの占めるコスト比率が高いため全体にコスト高になるという問題があった。

## 【 0 0 0 9 】

また、図 8 に示した構成の 3 分波・合波器では、2 分波・合波器を 2 つ有し、且つこれらを接続する必要がある。そのため、第 2 の周波数帯の信号については 2 つのフィルタを通過させる必要があり、その結果、挿入損失が増大してしまう。また、部品点数が比較的多くなり、さらなる小型化に対して支障をきたすことになる。

この発明の目的は、上述の問題を解消し、小型で低コストな 3 分波・合波器を提供することにある。

#### 【0010】

##### 【課題を解決するための手段】

この発明は、周波数の低い方から順に第 1・第 2・第 3 の 3 つの周波数帯について信号を分波・合波する分波・合波器において、第 1 の周波数帯を通過帯域、第 2・第 3 の周波数帯を減衰帯域とする第 1 のフィルタと、第 2 の周波数帯を通過帯域、第 1・第 3 の周波数帯を減衰帯域とする第 2 のフィルタと、第 3 の周波数帯を通過帯域、第 1・第 2 の周波数帯を減衰帯域とする第 3 のフィルタとを備え、第 1・第 2・第 3 のフィルタの入出力ポートの片方を共通ポートとして束ね、第 1 のフィルタをローパスフィルタ、第 2 のフィルタをバンドパスフィルタ、第 3 のフィルタをハイパスフィルタでそれぞれ構成したことを特徴としている。

#### 【0011】

このように、第 1・第 2・第 3 の 3 つのフィルタを用い、それらの入出力ポートの片方を共通ポートとして束ねたことにより、第 1・第 2・第 3 の 3 つの周波数帯の信号はこの 3 つのフィルタのいずれかを通過するだけであるので、低挿入損失化が図れる。また、部品点数を削減できるので、小型低コスト化が図れる。

#### 【0012】

また、この発明は、第 1・第 3 のフィルタを構成する素子のうち少なくとも 1 つを各層がセラミックからなる多層基板上に実装し、残る素子を該多層基板内に構成し、第 2 のフィルタの主要部を SAW フィルタで構成するとともに、該 SAW フィルタを前記多層基板上に実装したことを特徴としている。このようにバンドパスフィルタを多層基板内に形成するのではなく、SAW フィルタを使用することで低挿入損失・高減衰特性が得られる。

#### 【0013】

また、この発明は、第 1・第 3 のフィルタを構成する素子の全てを、各層がセラミックからなる多層基板内に構成し、第 2 のフィルタの主要部を SAW フィルタで構成するとともに、該 SAW フィルタを前記多層基板上に実装したことを特徴としている。このようにバンドパスフィルタを多層基板上の SAW フィルタで構成することで低挿入損失・高減衰特性が得られる。

#### 【0014】

また、この発明は第 2 の周波数帯を受信専用のシステムで用いられる周波数帯とする。これにより SAW フィルタへの高出力信号の入力をなくして SAW フィルタの破壊を防止することができる。

#### 【0015】

また、この発明は、第 1 のフィルタの前記共通ポート側に直列のインダクタを設けたことを特徴としている。これにより、上記インダクタが第 1 のフィルタであるローパスフィルタの一部として機能し、この第 1 のフィルタの通過帯域より高域側にある第 2・第 3 の周波数帯の信号の第 1 のフィルタへの漏れを抑制することができる。その結果、第 2・第 3 の周波数帯の信号の損失が抑えられる。

#### 【0016】

また、この発明は、前記ハイパスフィルタおよび前記ローパスフィルタはそれぞれ減衰極を備え、前記ハイパスフィルタの通過帯域を 1900MHz 帯とし、前記バンドパスフィルタの通過帯域を 1500MHz 帯とし、前記ローパスフィルタの通過帯域を 800MHz 帯とし、且つ前記ハイパスフィルタの減衰極周波数を前記バンドパスフィルタの通過帯域に接近する周波数とし、前記ローパスフィルタの減衰極周波数を前記バンドパスフィルタの通過帯域と前記ハイパスフィルタの通過帯域との間の周波数としたことを特徴として

いる。

#### 【0017】

このように、ハイパスフィルタの減衰極をバンドパスフィルタの通過帯域に接近させることにより、第2の周波数帯の信号を優先してこのハイパスフィルタで効果的に減衰させることができる。また、ローパスフィルタの減衰極をバンドパスフィルタの通過帯域とハイパスフィルタの通過帯域との間に定めることによってバンドパスフィルタの通過帯域より高域側およびハイパスフィルタの通過帯域をバランス良く減衰させることができる。

#### 【0018】

また、この発明は、前記多層基板が略直方体形状を成し、多層基板の実装面の各辺に信号入出力端子を配置するとともに、隣接する信号入出力端子の間にグランド端子を配置したことを特徴している。これにより、信号入出力端子間のアイソレーションが向上し、3つの周波数帯の信号の挿入損失が低減できる。

10

#### 【0019】

また、この発明は、前記多層基板内の素子をSAWフィルタの入出力端子接続用ランドの直下の層を避けて設けたことを特徴としている。これにより、第2の周波数帯の信号と第1・第3の周波数帯の信号とのアイソレーションが向上し、3つの周波数帯の信号について挿入損失が低減できる。

#### 【0020】

また、この発明は、前記多層基板内にコイルを構成するとともに、そのコイルを構成した層に接する他の層で且つコイルに近接する位置を避けて、コイル以外の素子を設けたことを特徴としている。これにより、コイルのQを高め、このコイルを備えたフィルタを通過する信号の挿入損失を低減することができる。

20

#### 【0021】

##### 【発明の実施の形態】

図1はこの発明の実施形態に係る3分波・合波器の構成を示す図であり、(A)は概略外観斜視図、(B)は概略断面図である。ここで、100は、セラミックスからなる複数のシートを積層してなる多層基板であり、第1・第2・第3のフィルタの一部を構成している。この多層基板100の上部にはSAWフィルタSAW、チップコイルL<sub>a1</sub>、L<sub>p1</sub>をそれぞれ搭載している。多層基板100の下部には、AMPS、PCSなどで示す複数の信号入出力端子およびグランド端子GNDを配置している。

30

#### 【0022】

図1において、多層基板100は全体が略直方体形状を成し、多層基板100の実装面(図における下面)の各辺に信号入出力端子を配置するとともに、隣接する信号入出力端子の間にグランド端子GNDを配置している。

#### 【0023】

図2は、この3分波・合波器の回路図である。ここで、F1は第1のフィルタ、F2は第2のフィルタ、F3は第3のフィルタである。AMPSはAMPS信号の入出力ポート、GPSはGPS信号の入出力(出力)ポート、PCSはPCS信号の入出力ポートである。ANTは第1・第2・第3のフィルタの入出力ポートのそれぞれの片方を共通ポートとして束ねたアンテナポートである。ここで、AMPSは800MHz帯(859±35MHz)の信号を用いるシステム(Advanced Mobile Phone System)、GPSは1500MHz帯(1575.42±1.025MHz)の信号を用いるシステム(Global Positioning System)、PCSは1900MHz帯(1920±70MHz)の信号を用いるシステム(Personal Communication Service)である。AMPSとPCSは基地局との間で送受信を行うシステムであるが、GPSはGPS衛星からの信号を受信するだけの受信専用のシステムである。

40

#### 【0024】

第1のフィルタF1はその通過帯域がAMPSの使用周波数帯である800MHz帯のローパスフィルタである。第2のフィルタF2は、その通過帯域がGPSで用いる1500MHz帯であるバンドパスフィルタである。第3のフィルタF3は、その通過帯域がPC

50

Sの使用周波数帯である1900MHz帯のハイパスフィルタである。

【0025】

第1のフィルタF1はインダクタLa1、La2とキャパシタCa1、Ca2とから構成している。ここで、インダクタLa1は図1に示した多層基板100の上部に搭載したチップコイルからなる。また、インダクタLa2は多層基板100の内部に形成したコイルからなる。

【0026】

第2のフィルタF2はSAWフィルタSAW、キャパシタCg1およびインダクタLg1から構成している。ここで、SAWフィルタSAWは、図1に示したように多層基板100の上部に搭載している。キャパシタCg1は多層基板100の内部に形成したコンデンサ電極からなる。また、インダクタLg1は多層基板100の内部に形成したコイルからなる。このようにバンドパスフィルタを、LCフィルタ回路として多層基板内に形成するのではなく、SAWフィルタを使用したことにより、低挿入損失・高減衰特性が得られる。

10

【0027】

第3のフィルタF3は、キャパシタCp1、Cp2、Cp3およびインダクタLp1から構成している。ここで、インダクタLp1はチップコイルからなり、図1に示したように多層基板100の上部に搭載している。また、キャパシタCp1、Cp2、Cp3は多層基板100の内部に形成したコンデンサ電極からなる。

【0028】

この図2に示したように、第1のフィルタF1の共通ポート(ANT)側にインダクタLa1を挿入したことにより、インダクタがローパスフィルタの一部として機能し、この第1のフィルタF1の通過帯域より高域側にある第2・第3の周波数帯の信号の第1のフィルタへの漏れを抑制することができる。その結果、第2・第3の周波数帯の信号の損失が抑えられる。

20

【0029】

図3～図5は、上記多層基板100の各誘電体層に設けた電極パターンの具体的な例を示している。図3の(A)は最下層の誘電体層であり、この上部に(B)、(C)、(D)・・・(H)を順に積層し、続いて図4の(A)、(B)・・・(G)を積層し、さらに図5の(A)、(B)、(C)を積層する。図5の(D)は、このようにして構成した多層基板の上部にSAWフィルタSAW、チップコイルLa1、Lp1を搭載した状態を示している。

30

【0030】

図3において、AMPSはAMP S信号の入出力端子、GPSはGPS信号の入出力端子、PCSはPCS信号の入出力端子、ANTはアンテナ端子である。また、GNDはグラウンド端子である。このように、隣接する信号入出力端子の間にグラウンド端子GNDを配置している。図3の(B)、(D)のGndはグラウンド電極、(C)のCa1はキャパシタCa1用のコンデンサ電極、(E)のCa1、Cp1はそれぞれキャパシタCa1、Cp1用のコンデンサ電極である。(F)のCa2はキャパシタCa2用のコンデンサ電極である。(H)のLa2、Lg1はそれぞれインダクタLa2、Lg1用のコイル(の一部)である。

40

【0031】

図4の(A)、(B)のLa2、Lg1は、図3の(H)の層から続くインダクタLa2、Lg1用のコイル(の一部)である。(C)、(E)のpcsはPCS信号の入出力端子に接続されるキャパシタCp3用のコンデンサ電極である。Antはアンテナ入出力端子に接続されるキャパシタCg1用のコンデンサ電極である。(D)、(F)のCg1、Cp3はキャパシタCg1、Cp3用のコンデンサ電極である。(F)のCp2はキャパシタCp2用のコンデンサ電極である。(G)のAntはアンテナ入出力端子に接続される、キャパシタCp2、Cp3、Cg1用のコンデンサ電極である。

【0032】

50

図5の(A)において、 $C_{p2}$ 、 $C_{g1}$ はそれぞれキャパシタ $C_{p2}$ 、 $C_{g1}$ 用のコンデンサ電極である。図5の(C)において $E_s$ はSAWフィルタの入出力端子接続用ランドである。また、 $E_a$ 、 $E_p$ はインダクタ $L_{a1}$ 、 $L_{p1}$ 用のチップコイル実装用ランドである。(D)に示すように、ランド $E_s$ に対してSAWフィルタSAWを表面実装し、ランド $E_a$ 、 $E_p$ に対してチップコイル $L_{a1}$ 、 $L_{p1}$ をそれぞれ表面実装する。

#### 【0033】

図3～5に示したように、全体が略直方体形状を成す多層基板の実装面の各辺に信号入出力端子を配置するとともに、隣接する各信号入出力端子の間にそれぞれグランド端子GNDを配置している。これにより、信号入出力端子間のアイソレーションが向上し、3つの周波数帯の信号の挿入損失が低減できる。

10

#### 【0034】

また、図5の(B)、(C)に示したように、SAWフィルタの入出力端子接続ランド $E_s$ の直下の層には各種電極パターンを設けることなく、その他の層にコンデンサ用電極やコイル用の導体パターンを形成している。このことにより、SAWフィルタを通過する第2の周波数帯の信号と、第1・第3フィルタを通過する第1・第3の周波数帯の信号とのアイソレーションが向上し、3つの周波数帯の信号について挿入損失が低減できる。

#### 【0035】

また、図3の(G)に示したように、コイルを構成した層(H)に接する層には、そのコイルに近接する位置を避けてコイル以外の素子を構成している。この例では、図3の(G)で示す層の全体にわたってビアホール以外の特別な電極パターンや導体パターンを設けていない。これにより、コイルのQを高め、このコイルを備えた第1・第2のフィルタを通過する信号の挿入損失を低減することができる。

20

#### 【0036】

図6は、図3～図5に示した構造の3分波・合波器の通過特性を示している。ここで、F1は第1のフィルタF1の通過特性、F2は第2のフィルタF2の通過特性、F3は第3のフィルタF3の通過特性をそれぞれ示している。第1のフィルタF1は800MHz帯を通過帯域とし、1700MHz付近に減衰極を有するローパスフィルタである。第3のフィルタF3は、1900MHz帯を通過帯域とし、1600MHz付近に減衰極を有するハイパスフィルタである。第2のフィルタF2は、1575を中心とする所定帯域を通過帯域とし、その低域側と高域側にそれぞれ減衰極を有している。このように、ハイパスフィルタの減衰極をバンドパスフィルタの通過帯域に接近させることにより、第2の周波数帯の信号を優先してこのハイパスフィルタで効果的に減衰させることができる。また、ローパスフィルタの減衰極をバンドパスフィルタの通過帯域とハイパスフィルタの通過帯域との間に定めることによってバンドパスフィルタの通過帯域より高域側およびハイパスフィルタの通過帯域をバランス良く減衰させることができる。

30

#### 【0037】

なお、以上に示した実施形態では、第1・第3のフィルタを構成する素子のうち1つずつを、第2の主要部であるSAWフィルタとともに多層基板上に実装した。しかし、これに限らず、第1・第3のフィルタを構成する素子の全てを多層基板内に構成し、第2のフィルタの主要部としてのSAWフィルタを多層基板上に実装するようにしてもよい。その構成によっても低挿入損失・高減衰特性が得られる。

40

#### 【0038】

##### 【発明の効果】

この発明によれば、第1・第2・第3の3つのフィルタを用い、それらの入出力ポートの片方を共通ポートとして束ねたことにより、第1・第2・第3の3つの周波数帯の信号がこの3つのフィルタのいずれかを通過するだけとなり、低挿入損失化が図れる。また、部品点数を削減できるので、小型低コスト化が図れる。

#### 【0039】

また、この発明によれば、第1・第3のフィルタを構成する素子のうち少なくとも1つを各層がセラミックからなる多層基板上に実装し、残る素子を該多層基板内に構成し、第2

50



のフィルタの主要部をSAWフィルタで構成するとともに、該SAWフィルタを前記多層基板上に実装したことにより、LC回路によるバンドパスフィルタを多層基板内に形成した場合に比べて低挿入損失・高減衰特性が得られる。

【0040】

また、この発明によれば、第1・第3のフィルタを構成する素子の全てを多層基板内に構成し、第2のフィルタの主要部であるSAWフィルタを多層基板上に実装したことにより、低挿入損失・高減衰特性が得られる。

【0041】

また、この発明によれば、第2の周波数帯を受信専用のシステムで用いられる周波数帯とすることにより、SAWフィルタへの高出力信号の入力がなくなり、SAWフィルタの破壊を防止することができる。

10

【0042】

また、この発明によれば、第1のフィルタの共通ポート側に直列のインダクタを設けたことにより、上記インダクタが第1のフィルタであるローパスフィルタの一部として機能し、この第1のフィルタの通過帯域より高域側にある第2・第3の周波数帯の信号の第1のフィルタへの漏れを抑制することができる。その結果、第2・第3の周波数帯の信号の損失が抑えられる。

【0043】

また、この発明によれば、前記ハイパスフィルタおよび前記ローパスフィルタはそれぞれ減衰極を備え、ハイパスフィルタの通過帯域を1900MHz帯とし、バンドパスフィルタの通過帯域を1500MHz帯とし、ローパスフィルタの通過帯域を800MHz帯とし、ハイパスフィルタの減衰極をバンドパスフィルタの通過帯域に接近させることにより、第2の周波数帯の信号を優先してこのハイパスフィルタで効果的に減衰させることができる。また、ローパスフィルタの減衰極をバンドパスフィルタの通過帯域とハイパスフィルタの通過帯域との間に定めることによって、バンドパスフィルタの通過帯域より高域側およびハイパスフィルタの通過帯域をバランス良く減衰させることができる。

20

【0044】

また、この発明によれば、前記多層基板が略直方体形状を成し、多層基板の実装面の各辺に信号入出力端子を配置するとともに、隣接する信号入出力端子の間にグランド端子を配置したことにより、信号入出力端子間のアイソレーションが向上し、3つの周波数帯の信号の挿入損失が低減できる。

30

【0045】

また、この発明によれば、多層基板内の素子をSAWフィルタの入出力端子接続用ランドの直下の層を避けて設けたことにより、第2の周波数帯の信号と第1・第3の周波数帯の信号とのアイソレーションが向上し、3つの周波数帯の信号について挿入損失が低減できる。

【0046】

また、この発明によれば、多層基板内にコイルを構成するとともに、そのコイルを構成した層に接する他の層で且つコイルに近接する位置を避けて、コイル以外の素子を設けたことにより、コイルのQが向上し、そのコイルを備えたフィルタを通過する信号の挿入損失を低減させることができる。

40

【図面の簡単な説明】

【図1】 この発明の実施形態に係る3分波・合波器の外観斜視図および断面図

【図2】 同3分波・合波器の回路図

【図3】 同3分波・合波器の各層に設けた電極パターンおよび導体パターンの具体的な例を示す図

【図4】 同3分波・合波器の各層に設けた電極パターンおよび導体パターンの具体的な例を示す図

【図5】 同3分波・合波器の各層に設けた電極パターンおよび導体パターンの具体的な例を示す図

50

【図6】第1・第2・第3のフィルタの通過特性を示す図

【図7】従来の3分波・合波器のブロック図

【図8】従来技術による3分波・合波器のブロック図

【符号の説明】

100－多層基板

F1－第1のフィルタ（ローパスフィルタ）

F2－第2のフィルタ（バンドパスフィルタ）

F3－第3のフィルタ（ハイパスフィルタ）

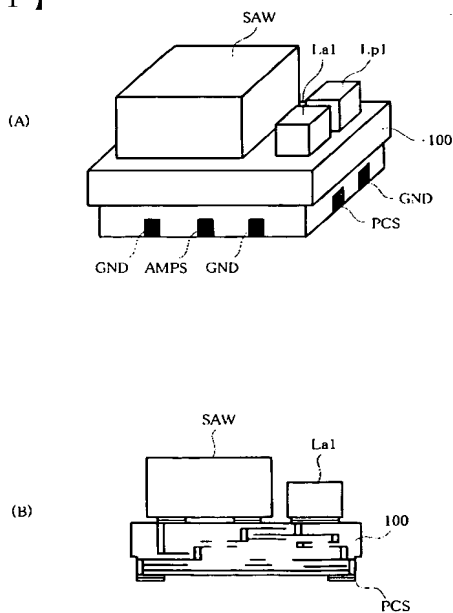
La1, Lp1－チップコイル

SAW－SAWフィルタ

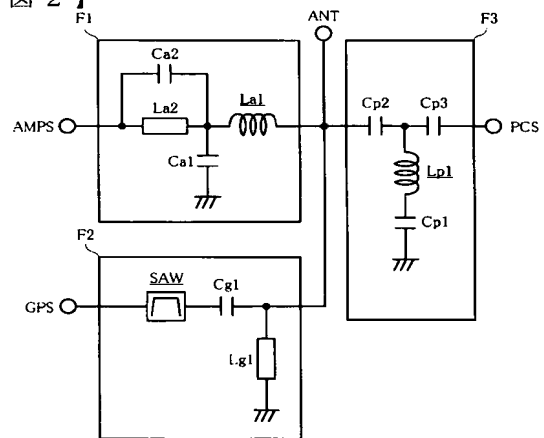
Es－SAWフィルタの入出力端子接続用ランド

10

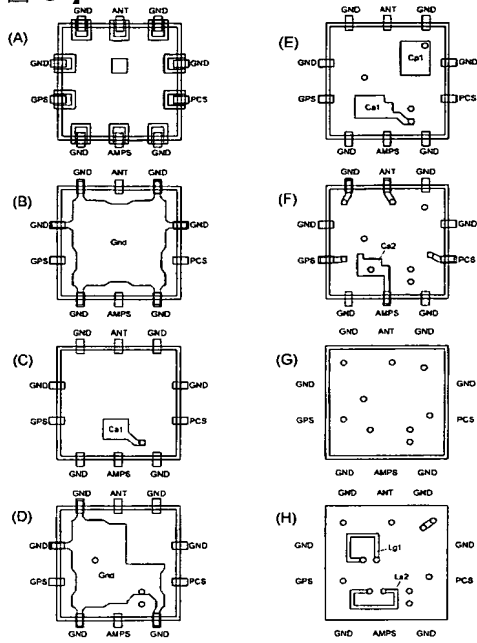
【図1】



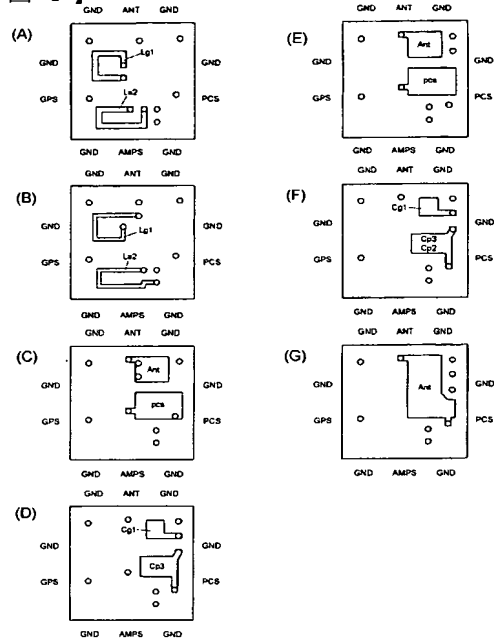
【図2】



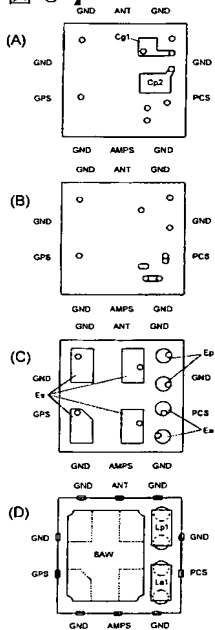
【図 3】



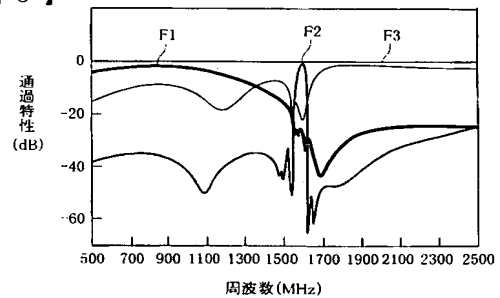
【図 4】



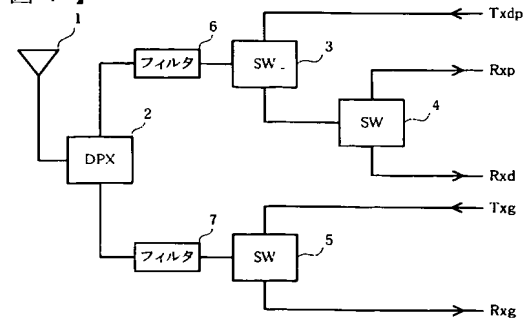
【図 5】



【図 6】

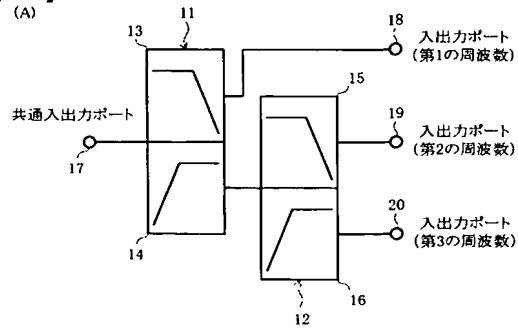


【図 7】

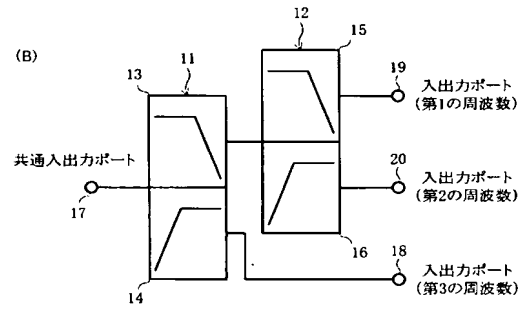


【図 8】

(A)



(B)



---

フロントページの続き

F ターム(参考) 5J024 AA01 BA03 BA11 CA02 CA03 CA08 CA10 DA04 DA25 DA29  
EA01 EA02 EA03 KA03